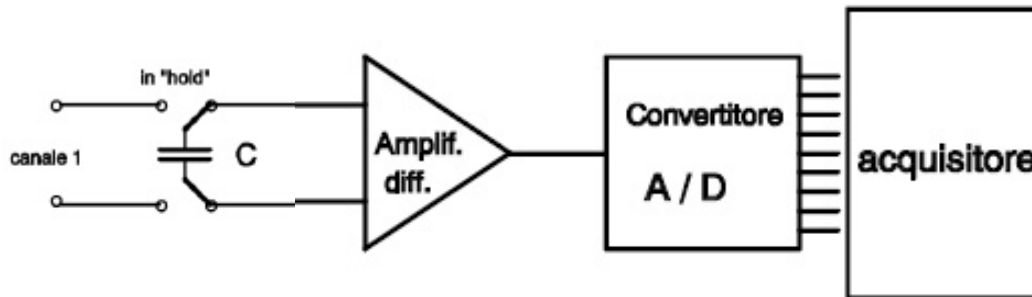


Informatica Industriale – Appello del 5 maggio 2009

CognomeNome

1. Si progetti un ADC a doppia rampa a 14 bit, avendo a disposizione un clock da 1 MHz ed una tensione di riferimento V_R di 1V. Il segnale convertibile è compreso tra 0V e 10V: a tale scopo si dimensionino opportunamente le impedenze in gioco in modo da non far saturare gli amplificatori operazionali. Si calcolino i tempi di conversione nei due casi rispettivamente.



Nell'ipotesi in cui l'ADC sia inserito in una catena di misura come in figura si stimi in maniera congruente il tempo di ripetizione della routine di polling che da acquisitore procede al controllo delle fasi di sample and hold, di programmazione del guadagno dell'amplificatore e dell'inizio della conversione.

2. Si deve misurare una frequenza prodotta da un segnale ad impulsi con un range variabile di frequenza [5 MHz ... 80 MHz] utilizzando un microprocessore con porta a 16 bit.
 - ? si descriva il funzionamento della tecnica di misura scelta in modo da minimizzare la fascia di incertezza dalla quale è affetta la misura della frequenza nel caso peggiore; è consentito supporre che la latenza di servizio interrupt (nel caso che la tecnica scelta ne comporti l'uso) sia 1 nsec;
 - ? si verifichi il soddisfacimento dei vincoli imposti dalla tecnica;
 - ? si determinino le massime e minime frequenze realmente misurabili con i vincoli imposti;

3. Si implementi un filtro regolato dalla seguente legge

$$U(k)=I(k)+CF*[U(k-1)-I(k)]$$

dove $CF=0.75$, $U(k)$ rappresenta l'uscita e $I(k)$ l'ingresso al k -simo istante di campionamento.

Si ipotizzi di poter utilizzare un microprocessore a 16 bit privo di unità di calcolo in virgola mobile.

Si mostri un ciclo della routine software implementata in cui $U(k)=35$, $RESTO(k)=0.1875$ e $I(k) = 30$.

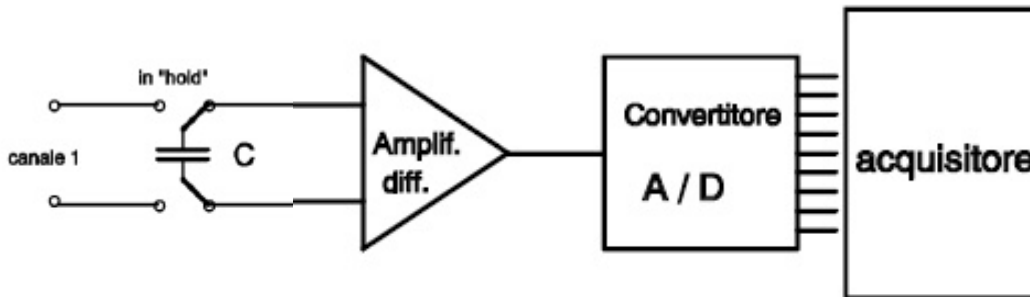
Si stimi dopo quanti istanti di campionamento l'uscita raggiunge il valore dell'ingresso.

4. Si illustrino le problematiche che esistono a livello di microprocessore nella fase di *misura* quando cioè il dato letto deve essere trasformato nella misura di una grandezza fisica.

Industrial Informatics and Embedded Systems – Call of 5/05/2009

SurnameName

1. Design a dual slope 14 bit ADC, using a 1 MHz clock and a reference voltage $V_R=1V$. The signal to be converted is in the range 0V-10V: to this purpose it is required to properly size the impedances R and C so as to avoid amplifiers saturation. Determine times of conversion if the input voltage is 0V or 10V.



If the ADC is inserted in an acquisition chain like that shown in figure, evaluate the repetition time of the polling routine executed by a microprocessor (acquisition unit) that synchronizes the sample and hold device, change the amplification gain and starts the ADC conversion.

2. A pulse train frequency must be measured included in the range [5 MHz ... 80 MHz] using a 16 bits microprocessor:
 - ? Describe the measurement technique that minimises the uncertainty range in the worst case; suppose that the interrupt latency is 1 nsec;
 - ? Verify that constraints imposed by the technique are respected;
 - ? Determine the maximum and minimum frequencies really measurable with the chosen approach.

3. The candidate should implement a fast version of the following filter

$$U(k)=I(k)+CF*[U(k-1)-I(k)]$$

where $CF=0.75$, $U(k)$ is the filter output and $I(k)$ the input at the k^{th} sample time.
 The sw should be executed on a 16 bit microprocessor without floating point unit.
 Show a single iteration of the sw routine implemented with $U(k)=35$, $RESTO(k)=0.1875$ e $I(k) = 30$.
 Estimate how many sample time are necessary to the output to reach the input value.

4. Illustrate what problems must be managed by the sw code running on a microprocessors in the so called measurement phase that is when the value acquired from the ADC must be transformed in the measurement of the physical magnitude transduced by the sensor.